

НАУЧНО-ИССЛЕДОВАТЕЛЬСКАЯ РАБОТА

Модуль памяти с автоматизированным восстановлением работоспособности при многократных отказах на площадях пользователя

Модуль полупроводниковой памяти с автоматизированным восстановлением работоспособности при многократных отказах на площадях пользователя относится к средствам вычислительной техники и может использоваться для построения систем управления и защиты реакторов атомных электростанций, систем управления аэрокосмическими объектами и другими объектами критического применения, для которых необходимо использовать отказоустойчивые цифровые устройства, ремонт которых невозможно выполнять традиционным методом путем замены элементов.

Известна система с анализом замены строк и столбцов микросхемы памяти, в которой содержатся средства встроенного самотестирования (BIST), средства анализа восстановления работоспособности (BIRA), коммутаторы кодов адреса, операций и данных, основной массив запоминающих ячеек, запасные рядки и колонки ячеек [1].

Недостатком данной системы являются ограниченные функциональные возможности, что вызвано ограниченным числом запасных запоминающих ячеек. Восстановление в таких системах возможно только на площадях изготовителя и невозможно при многократных отказах на площадях пользователей.

Известна микросхема памяти, которая содержит массив запоминающих ячеек, средства анализа избыточности памяти, средства встроенного самотестирования и ремонта, которые состоят из генераторов кода адреса, данных и операций, компаратора, встроенных средств самовосстановления, демультимплексора и регистра регистрации ошибок [2].

Известны также модули памяти, в которых выполняется корректировка ошибок при помощи кодов Хемминга, однако, как правило, корректируются только однократные ошибки, но не восстанавливается работоспособность модулей памяти при многократных отказах.

С целью устранения приведенных выше недостатков предлагается в состав модуля памяти включить запасной массив запоминающих ячеек, сформированный в виде нескольких разрядов данных, что позволит записывать, сохранять и считывать из них данные, предназначенные для хранения в одном или нескольких разрядах данных, отказавших в основном массиве памяти.

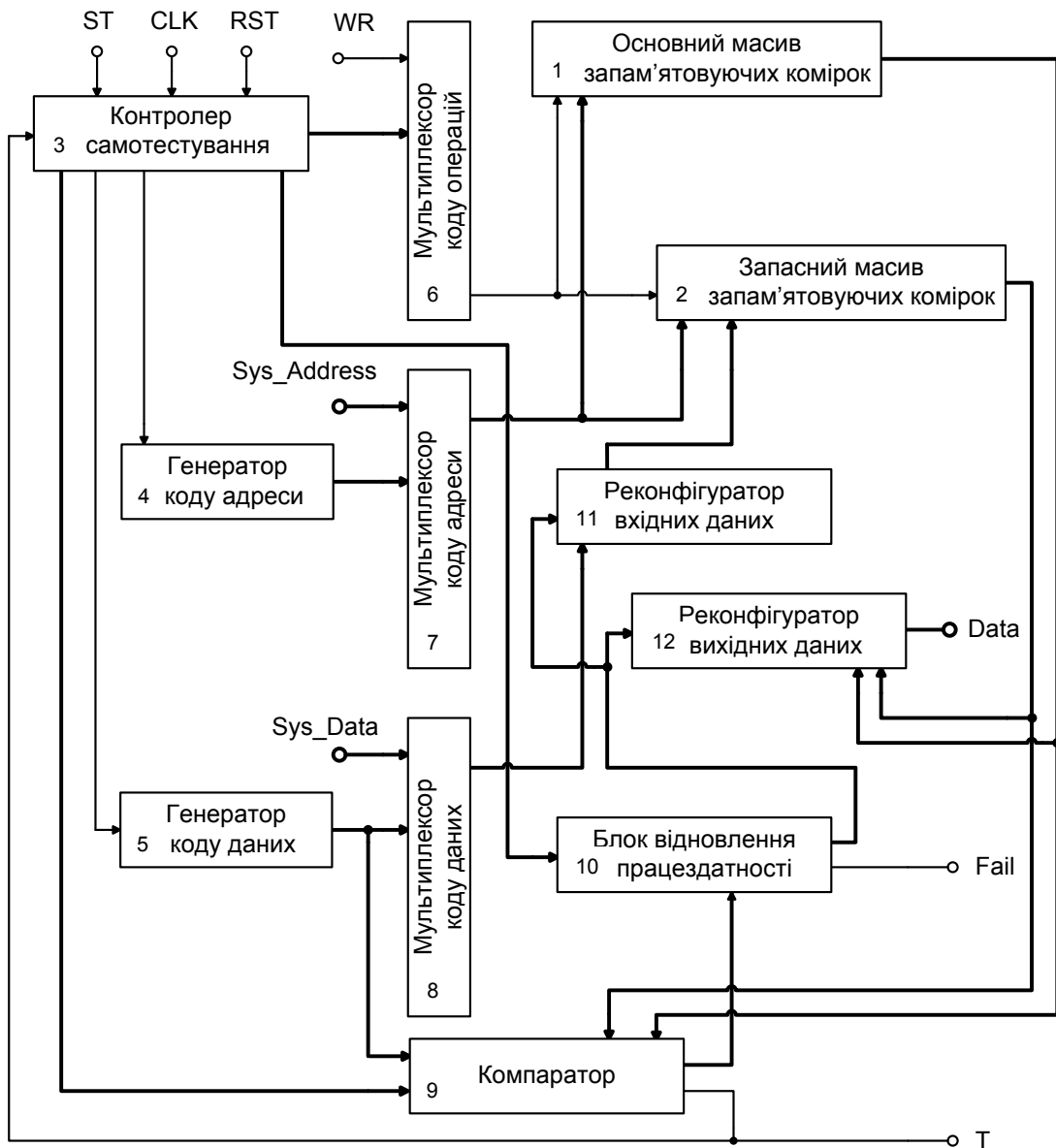
Цель научно-исследовательской работы - разработать архитектуру средств автоматизированного восстановления работоспособности модулей памяти при многократных отказах на площадях пользователя.

Для решения достижения данной цели необходимо решить следующие задачи:

- разработать структуру средств восстановления работоспособности модулей памяти при многократных отказах на площадях пользователя;
- разработать структуру конфигуратора входных данных;
- разработать структуру конфигуратора выходных данных;
- разработать структуру средств встроенного самотестирования;
- разработать интерпретатор специализированного языка программирования;
- разработать программы тестов для выполнения самотестирования микросхем памяти;
- выполнить моделирование модуля памяти с имитацией многократных отказов для проверки работоспособности спроектированных средств.

Кроме того необходимо выполнить промежуточные и заключительный отчеты по научно-исследовательской работе.

На фиг. 1 приведена структурная схема модуля полупроводниковой памяти с автоматизированным восстановлением работоспособности при многократных отказах на площадях пользователя.

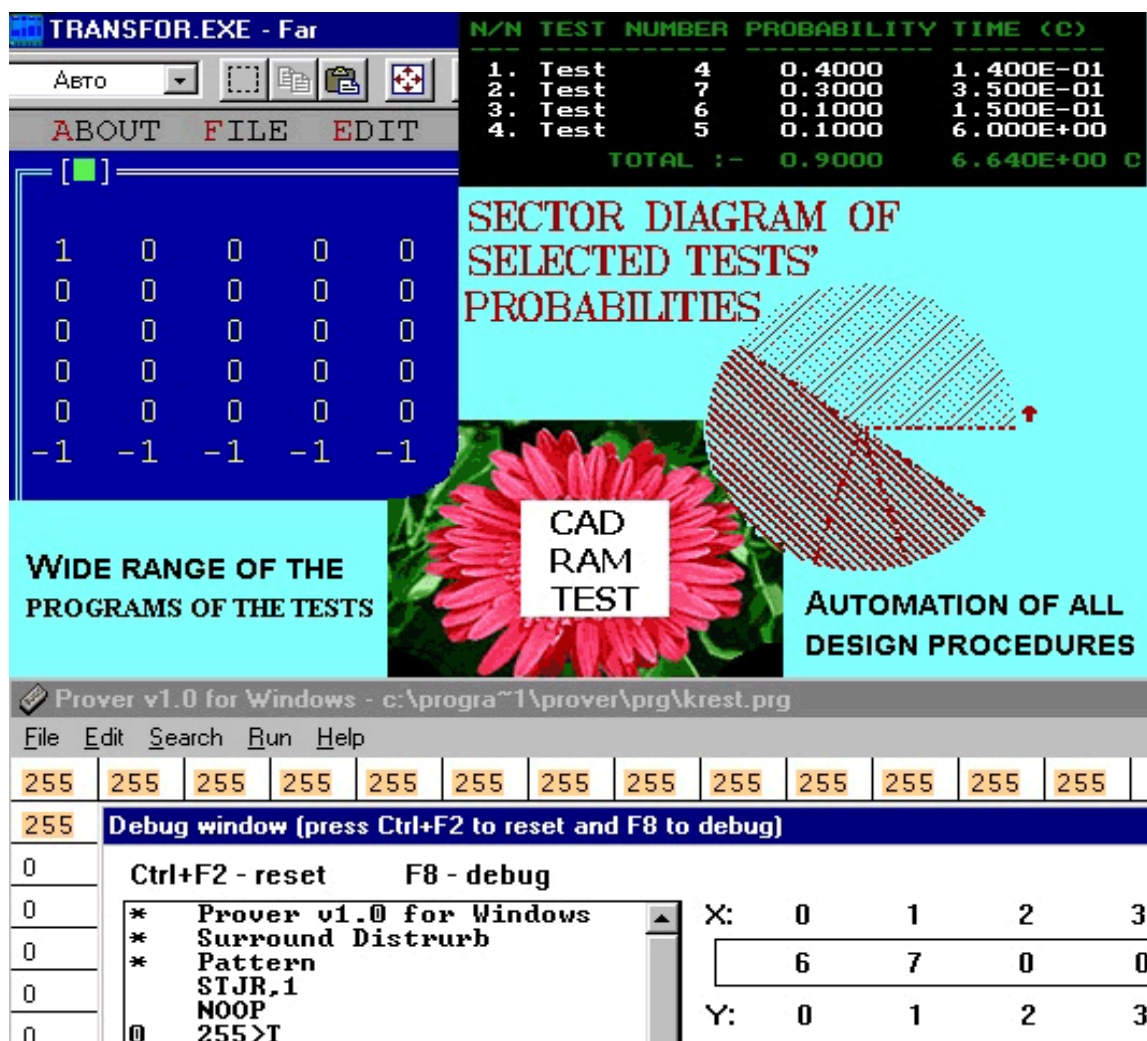


Фиг. 1 Структурная схема модуль памяти с автоматизированным восстановлением работоспособности при многократных отказах

Модуль памяти содержит основной массив запоминающих ячеек 1, запасной массив запоминающих ячеек 2, контроллер самотестирования 3, генератор кода адреса 4, генератор кода данных 5, мультиплексоы 6-8, компаратор 9, блок восстановления работоспособности 10, реконфигуратор входных данных 11, реконфигуратор выходных данных 12.

Приведенные выше средства под управлением микрокоманд контроллер самотестирования обеспечивают автоматическое восстановление работоспособности модулей памяти при многократных отказах на площадях пользователя.

Для разработки программ диагностических тестов планируется применять набор программных средств, главные окна которых приведены на фиг. 2.



Фиг. 2 Экранные формы средств разработки программ тестов

Основные публикации авторов в области диагностирования запоминающих устройств, средств встроенного самотестирования и восстановления работоспособности модулей памяти приведены в работах [3-10].

Технико-экономический эффект при использовании модулей памяти с встроенными средствами восстановления работоспособности при многократных отказах на площадях пользователя достигается за счет повышения надежности систем управления объектами критического применения.

Литература

1. Patent USA. Redundancy Analysis for Embedded Memories with Built-In Self Test and Built-In Self Repair. N6067262, Int.Cl.G11C 7/00. May 23, 2000.
2. Patent USA. Built-In Spare Row and Column Replacement Analysis System for Embedded Memories. N6304989, Int.Cl.G01R 31/28. Oct.16, 2001.
3. Ryabtsev V. Architecture of Built-In Self-Test and Recovery Memory Chips // Proceedings of East-West Design & Test Workshop (EWDTW'2012): (14-17 Sep., 2012, Kharkov, Ukraine). – Kharkov: KHNURE, 2012. – Pp. 307–310.
4. Al Madi M., Moamar D., Ryabtsev V. New Methods and Tools for Design of Tests Memory // Proceedings of East-West Design & Test Workshop (EWDTW'10): (9-12 Sep. 2011, Sevastopol, Ukraine). – Kharkiv: KHNURE, 2011. – Pp. 319-325.
5. Almadi M.K., Ryabtsev V.G. New Infrastructure for Memory Tests Design // Proceedings of the International Workshop Critical Infrastructure Safety and Security (CrISS-DESSERT 2011). Kirovograd, May 11-13, 2011. – Pp. 434-440.
6. Almadi M., Moamar D., Ryabtsev V. Methodology of Algorithms Synthesis of Memory Test Diagnosing // Proceedings of IEEE East-West Design & Test Symposium 2010 (EWDTS'10). St. Petersburg, 17-20 September 2010. – Pp 366-370.
7. Utkina T. Yu., Ryabtsev V. G. Method and Mean of Computer's Memory Reliable Work Monitoring // Proceeding of IEEE East-West Design & Test Symposium 2009 (EWDTS'09): (18-21 Sep. 2009, Moscow). – Kharkiv: KHNURE, 2009. – Pp. 505-512.
8. Ryabtsev V.G., Almadi M.K., Kudlaenko V.M. Automation of program's test designing March FD // Management Information System and Devises. – 2006, №136. - Pp.71-77.
9. Ryabtsev V.G., Kudlaenko V.M, Movchan Y.U. Method of estimation diagnostic properties of the Test Family March. // Proceeding of East-West & Test International Workshop (EWDTW'04).Yalta-Alushta, Criema, Ukraine. September 23-26, 2004. Pp. 220-224.
10. Almadi M., Ryabtsev V. System of automated synthesis of structure and programs for diagnosing memory circuits. <http://prover.ucoz.ae>